

DOI: 10.19416/j.cnki.1674-9804.2018.02.015

航空电子设备研制的测试性设计考虑

Design Consideration for Avionics Equipment Development

李海伟 / LI Haiwei

(上海飞机设计研究院, 上海 201210)

(Shanghai Aircraft Design and Research Institute, Shanghai 201210, China)

摘要:

测试性是航空电子设备基本设计特性, 测试性设计的好坏直接决定了航空电子设备感知自身状态(正常、故障和降级)并自动隔离内部故障的能力。从全寿命周期费用探讨了民用飞机航空电子设备开展测试性设计的必要性, 给出了民用飞机研制过程中航空电子设备通用测试性设计、机内测试设计和电路及元器件的测试性设计考虑。实践证明航空电子设备开展测试性设计能有效提高民用飞机的功能安全性和维修经济性。

关键词:航空电子设备; 测试性; 机内测试; 安全性; 维修经济性

中图分类号:V243

文献标识码:A

[Abstract] Testability is a basic design characteristic of avionics, which determines the ability of status (normal, malfunction, degradation) self-awareness and automatic internal failure isolation for avionics. Based on the whole life cycle cost, the necessity of testability design is discussed for commercial aircraft avionics. The testability design consideration of avionics general testability design, BIT design, ICs (Integrated Circuits) and components are proposed during the development of commercial aircraft. Engineering practices show that the testability design efforts can be beneficial for raising the flight safety and maintenance economy of commercial aircraft.

[Keywords] avionics; testability; Built-In Test (BIT); safety; maintenance economy

0 引言

航空电子设备是飞机系统的重要组成部分, 随着技术的发展, 航空电子设备在民用飞机系统中的占比越来越高, 越来越复杂, 飞机的顺畅运营越来越依赖于电子设备的健康运行。机载航空电子设备不同于普通电子产品, 具有性能严苛、安全可靠性高和成本昂贵等特点, 传统飞机研制更多关注于飞机结构和系统的功能与性能要求, 忽略设备的状态监控和故障诊断能力。民用飞机研制和运营过程中伴随着大量的测试和维修需求, 传统人工排故和事后维修方式已不能满足现代飞机研制和运营的测试诊断需求。民用飞机一般服役长达几十年, 运营维护是影响民用飞机寿命周期总成本的重要因素, 设备失效探测、故障诊断、视情维护和健康管理能力的高低直接影响航空电子设备的维护经

济性。

当前主制造商和供应商越来越重视研制阶段对系统设备测试性的统筹考虑, 以提高飞机的测试性水平。本文基于这一背景, 结合工程实际, 从通用测试性、机内测试(Built-In Test, 简称 BIT)设计和板级电路测试诊断三方面提出了航空电子设备的测试性设计考虑, 有助于主制造商与供应商在开展系统设计的同时兼顾测试性设计以避免测试性考虑滞后, 最终提高航空电子设备对机载维护和健康管理的支持能力。

1 航空电子设备及测试性概述

航空电子诞生于 20 世纪 70 年代, 发展至今, 航空电子已广泛应用于民用飞机的机载系统设备, 典型代表有综合模块化航电系统、电传飞控系统和发动机控制单元。

测试性是产品的设计特性,它要求航空电子设备能够在考虑成本效益的条件下及时、准确地确定其工作状态(可工作、不可工作或性能下降)并自动完成内部故障的检测和隔离。

文献[1]提出主制造商适当提高研发和生产成本能够较大地降低航空公司的运营和支援成本。虽然测试性设计会额外增加航空电子设备研发和生产成本,但是随着航空电子设备测试性水平的提高,其对飞机维护和健康管理的支持会显著降低飞机维护和运营成本,使航空公司受益。

航空电子设备测试性设计的利益攸关方包括航空公司、MRO (Maintenance Repair Operation) 企业、主制造商和供应商。航空电子设备测试、在线监控和故障诊断能力的提高能够直接提升航空公司和 MRO 企业的维修效率和航班的飞行安全管控。主制造商通过制定统一的设计规范和标准,将测试性要求落实至系统设计中并传递给航空电子设备的供应商,监督和把控整机的测试性水平,提高整机的功能安全性和维修经济性。供应商作为原始设备生产商是设计阶段落实产品测试性设计工作的主体,其测试性设计能力直接决定了设备的测试性水平。

2 通用测试性设计考虑

2.1 功能安全性考虑

航空电子设备完善的测试性设计可确保设备具有良好的状态监控、失效探测与故障隔离能力,实现对功能安全故障的检测隔离、故障容错和故障响应,以支持机组和地面人员采取预防性措施以及事后的快速维护。

航空电子设备中功能安全故障检测模式必须100%覆盖,设备上电时必须运行与安全相关的测试项,确保设备安全可控。设备一旦探测到产生危险或虚警信息的硬件失效,设备能自动关闭影响安全的相关驻留功能和设备。安全关键的设备必须具备故障容错能力,在探测到并确认出现问题时通过余度管理切换至备份并报告,及时切断故障的传播,消除故障影响。安全关键设备必须在故障发生后具备完整且清晰的故障响应措施,明确测试结果确认后应采取的措施。安全关键设备须具备故障合并、故障日志、故障隔离和故障报告能力,以支持飞机级健康管理集成,提高飞机飞行安全性。

2.2 表现层次和形式

航空电子设备测试性的表现层次和形式如图 1 所示。第一层为基础层,是设备对自身状态和故障的感知活动提供支持的能力,表现为设备的固有测试性和兼容性,强调自身所具有的便于测试与诊断的设计特性以及在功能、电气和机械上与其它设备(含外部测试)接口相匹配的能力。第二层为主动层,是设备主动对自身状态和故障进行感知的能力,表现为设备的健康管理集成、状态监控、故障诊断和故障预测,如 BIT/BITE、传感器、保险丝或金丝雀装置等。

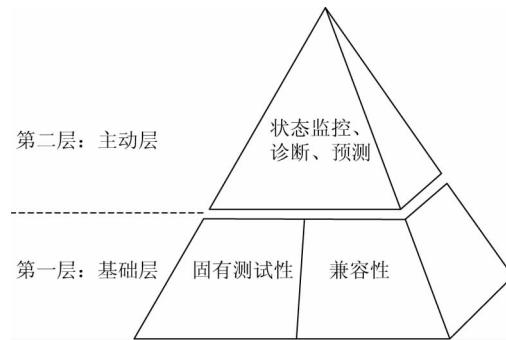


图 1 设备测试性的表现层次和形式

2.3 测试与诊断场景

从飞机全寿命周期来看,航空电子设备的测试与诊断场景划分为:(1)研制阶段的设备研发、集成、装配和试验飞行测试与诊断,参与方为主制造商和供应商;(2)运营阶段的航线维修和机库维修,包括定期维护的 A 检、C 检、D 检(大修)和非定期维护,以及日常的短停检查和 ETOPS 航前检查等,参与方为航空公司和 MRO 企业;(3)运营阶段的车间维修,也称返厂维修,划分为三个等级:CML-1 级,指无需拆解,无需修理即可恢复部件可服务性;CML-2 级,指测试后进行替换式修理;CML-3 级,指完全测试后进行修复式修理。参与方为航空公司、MRO 企业和原始设备供应商。

2.4 介入时机与并行设计

测试性软硬件设计直接影响系统构架和构型,且测试性设计结果只在后期测试与诊断过程中体现,因此测试性设计一般要在型号早期设计阶段就着手介入,测试性考虑的滞后将会在设备研制后期引入更高的更改成本。设备研制过程中设备供应商应遵循主制造商的测试性要求,并行开展系统设计与测试性设计。在初步设计和详细设计阶段,系统设备设计与测试性设计应互相反馈,并逐轮开展

测试性的迭代设计。

2.5 测试类型划分

从全寿命周期来看,将航空电子设备的测试类型划分为四类,如图 2 所示。第一类是验收测试,用于表明“设备要完成什么”,是设备为了符合主制造商要求的单个测试或一组测试集合。第二类是恢复测试,用于确保设备的功能完整性和适航性。恢复测试是验收测试子集,一般在车间维修后执行,测试时间较短,主要用于将设备恢复至可服务状态。第三类是诊断测试,用于设备的故障检测和隔离,以及对设备的激励和监测,设备的诊断需明确有效的工具、流程和理论基础。第四类是 BIT,属于前述三类测试的子集,一般以软件或软硬结合的方式实现,是航空电子设备最主要的测试与诊断形式,须按规范设计。

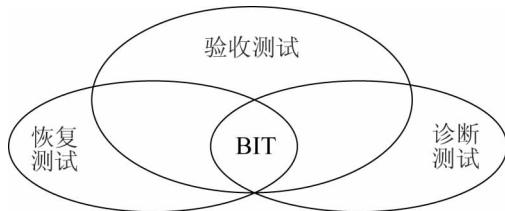


图 2 测试分类

2.6 可控性和可观性

航空电子设备应具有良好的可控性和可观性,能够实现对设备的内部节点可达和状态可控,能够支持内部节点数据的输出和观测,主要包括:(1)节点可视性,设备提供标准总线或一定数量的物理信号接入/抽引节点;(2)测试点选择和优化,在权衡分析的基础上对测试节点进行优化设计,通过独立连接件和专用测试点提供充足的测试可达和可观;(3) JTAG (Joint Test Action Group) 可达,采用符合 JTAG 边界扫描设计以及符合 JTAG 标准的器件,将设计、生产和运营支援阶段航空电子设备所要求的物理测试点数最小化。

2.7 测试与诊断时间

测试时间是电子设备设计阶段考虑的一个重要因素,一般控制在 1 s ~ 60 s 以内。设备所有子电路连接可达、测试数量减少和数据传输率提高等因素,可优化设备的测试时间。影响航空电子设备测试时间的因素很多,常见因素有:(1)清晰的部件维修信息;(2)充分的测试要求;(3)轻松的装配和拆卸;(4)测试布置和拆除;(5)测试数

据传输和加载时间;(6)被测对象的复杂度;(7)测试的复杂度;(8)测试的数量;(9)测试的配置和准备时间。

量化诊断时间的参数有平均故障检测时间、平均故障隔离时间和平均故障诊断时间。电子设备的故障诊断时间须严格控制在维修性要求内。

2.8 初始化与测试序列

设备应具有严格定义的初始状态,设备能够预置到规定的初始状态,若无法恢复至初始状态应进行报告。

设备的测试应按一定逻辑方式成序列,通过测试序列保证测试有序执行,一般构型识别、无源、上电和电源测试优先,大功率测试在后。典型的测试序列如下:(1) 测试程序、UUT (Unit Under Test) 和适配器识别;(2) 无源测试;(3) 安全加电测试;(4) 电源测试;(5) CPU、内存、I/O 和离散信号测试;(6) 数据加载/可编程(按需);(7) 执行 BIT(按需);(8) 模拟、大功率和无线电测试(按需);(9) 有序掉电;(10) 提供测试数据摘要或详细报告。

2.9 功能划分与结构设计

设备应按功能进行合理划分,在结构上尽量根据功能相近程度和电路特性(如模拟、数字、射频和高压特性)将设备内部电路划分不同功能模块并作为可更换单元,方便故障检测与隔离,并确保各个功能能够分别测试或独立测试。

设备的电路及元器件之间留有足够的空间、规范排列,接口插针布置和兼容性按标准设计,并确保每个被测单元具备清晰的标志。

2.10 诊断策略

根据设备与故障的相关性,合并模糊组和剔除冗余测试,综合考虑被测对象的可靠性、测试费用和执行难易程度等因素优选测试,形成故障检测与隔离的测试序列,设备故障和正常的测试序列的集合组成设备的诊断策略。初步的诊断策略可以通过故障-测试的相关性模型分析获得,结合基于专家知识、规则和案例等方法形成最终的诊断策略。对于设备的每一个确定的故障,均有相应的测试序列与之对应。

2.11 虚警

航空电子设备的虚警和未发现故障(NFF)现象一直存在于飞机运营过程中。NFF 受设计、培训和运行环境等诸多因素影响,通过采取一定的设计优

化措施可以尽量避免来自虚警(假报或错报)导致的 NFF。减少虚警的方法很多^[4-5],如提高 BIT 工作可靠性、优化测试容差和故障指示条件等,但需要针对不同情况选用不同的方法设计防虚警措施,实施“最佳 BIT”设计,最佳 BIT 即航空电子设备具有高故障检测率和隔离率及较低的虚警率,最终达到提高测试性设计有效性的目标。

3 BIT 设计考虑

3.1 BITE

专门实现 BIT 功能的设备称为 BITE, BIT 与 BITE 一般可以互换使用,BITE 提供自测试、交互测试、故障检测隔离、防虚警、故障响应、故障容错、余度管理、故障合并、状态/故障/性能信息存储和报告、超限告警等功能,早在 20 世纪 90 年代初期 ARINC 已出版 BITE 设计和使用规范,用于指导航空电子设备的 BITE 设计,目前该规范已成为公认的行业标准。

3.2 BIT 架构

BIT 架构采用分布式控制与检测、集中式信息综合集成与报告架构。飞机级的 OMS (Onboard Maintenance System, 机载维护系统)通过航电总线协调各成员系统 BIT/BITE,对分布于各设备的故障进行检测上报与定位隔离,提供良好的人机交互,允许维修人员根据 BIT 描述文件利用地面软件工具对机上 BIT 的检测逻辑和触发条件进行配置。某典型航空电子设备的 BIT 架构如图 3 所示,主要分为系统/设备级、模块级和软件功能级三级。设备级 BIT 负责设备状态和故障的综合维护管理并能与驻留于各模块的 BIT 进行交互。

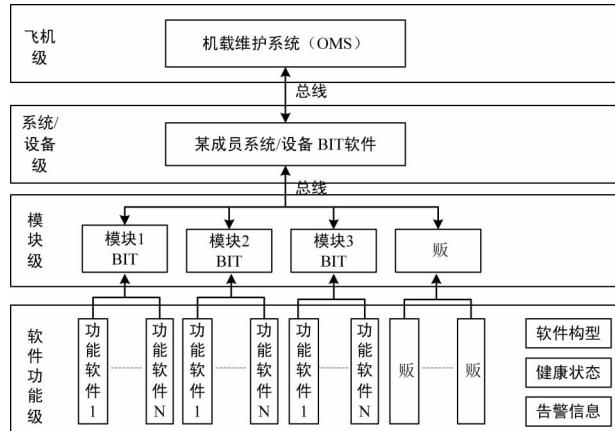


图 3 BIT 架构

3.3 BIT 模式

航空电子设备的常见 BIT 模式如图 4 所示,一般划分为连续 BIT(CBIT) 和启动 BIT(IBIT) 两类,其中 IBIT 根据启动方式的不同划分为自启动 BIT(ABIT) 和人工启动 BIT(MBIT), ABIT 的典型代表是加电 BIT(PBIT) 和航后测试, MBIT 主要在飞机处于 AOG (airplane on ground) 状态才能执行, MBIT 主要包括换件测试、调零测试、安全性测试和系统测试等交互式测试项目^[2]。

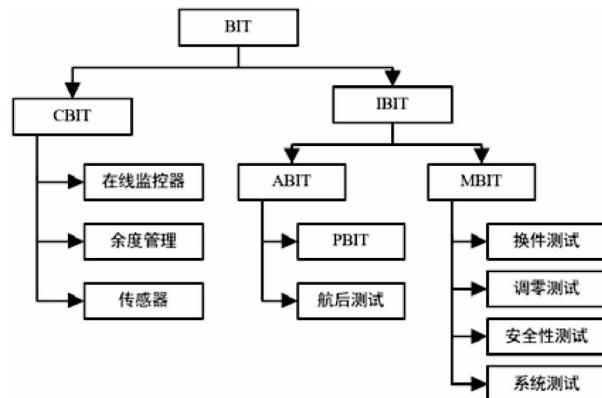


图 4 BIT 模式

3.4 BIT 分项

根据设备的层次结构和组成,结合各个测试对象的相关性和独立性对被测设备的测试内容进行分项设计^[3]。通过分项设计将测试对象划分为独立的最小测试单项,每个单项测试均由一定顺序的测试步组成。单项测试可以被独立调用,测试步不能被调用,多个单项测试可以组成综合的类测试和系统测试。图 5 所示为某设备的 BIT 分项设计方案。

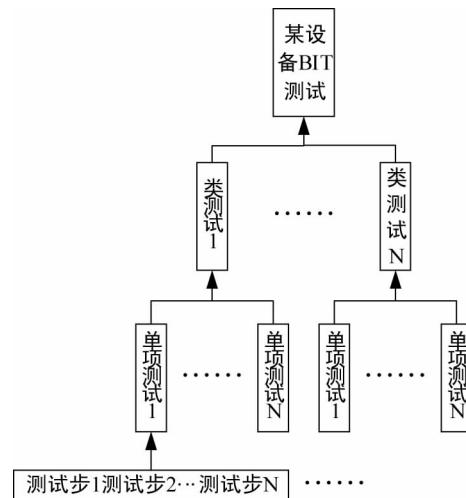


图 5 BIT 分项设计

3.5 智能 BIT

具有简单判别逻辑的 BIT 通常无法满足复杂航空电子设备的测试与诊断,通过应用专家系统、神经网络、模糊理论、信息融合、基于模型的方法、机载物联网等智能理论方法及相关技术,采用开放的分布-集中式架构对设备健康状态信息、环境和历史数据以及相关诊断知识进行集成,增强对设备状态和故障的智能管控,实现传统 BIT 向智能 BIT 的转变。

4 电路及元器件测试性设计考虑

航空电子设备的电路及元器件测试性设计要求充分考虑模拟电路、数字电路、大规模集成电路、高功率射频电路以及元器件的各自特性,有针对性地按规范开展测试与诊断设计。电路测试与诊断的关键在于,以较低的成本高效地在元器件级定位电路的故障基础部件,并替换该基础部件。板级电路诊断测试传统方法为节点信号分析法,该方法依托电路节点或扩展板作为测试设备物理访问的电气连接接入,来实现节点信号的分析。随着航空电子设备在小尺寸上大量采用密集封装件、球栅阵列和高速总线等复杂器件,其测试设备和安装成本昂贵,需大量技术数据和定制测试单板,而航空电子设备大多有保形涂层,难以提供稳定的测试节点访问和测试结果,因此传统测试方法难以适应未来复杂度极高的航空电子设备的测试诊断需求。嵌入式测试诊断方法和边界扫描方法是实现板级电路测试与诊断的有效措施^[1]。

嵌入式测试诊断方法灵活多变,功能强大,既可以与被测对象共享软件硬件资源,也可以做成专用软件如 BIT 软件或专用硬件如 BITE,专用软件可以做成可加载或内置于板级电路两种形式。常见的功能电路 BIT 测试有 CPU 测试、内存测试、时钟测试、中断测试和总线测试等。边界扫描方法不需要大量的物理访问节点即可测试诊断数字器件的逻辑和 I/O 引脚,标准 JTAG 边界扫描链测试构架和支持 JTAG 边界扫描规范的元件构架可参考 IEEE 1149.1 标准族。

5 结论与展望

随着民用飞机航空电子设备状态监控、排故和健康管理的需求与日俱增,航空电子设备的测试性设计越来越受到民机研制的重视,尤其是飞机安全等级较高和维修诊断成本居高不下的系统设备更是需要成熟的测试性设计。本文基于航空电子设备自身特点及其测试性设计的全寿命周期影响,从通用测试性、BIT 设计和电路及元器件三方面提出了航空电子设备研制过程中的测试性设计方法。该方法在国产大型客机的飞控系统和 IMA (Integrated Modular Avionics) 系统设备研制中得到了有效应用。随着综合模块化航电、集成显示控制和电传操纵的纵深发展以及多电飞机架构的落地,更多的新技术新方法新思路将应用于航空电子设备的测试性设计,国产大飞机的测试性设计也将日趋完善,将进一步提高航空电子设备对飞机飞行安全、机载维护和运营决策的支持,为飞机在线状态监控、故障诊断和健康管理奠定基础。

参考文献:

- [1] ARINC. ARINC Report 847, Product Development Guidance for Maintainability and Testability (PDMAT) [R]. [S. l: s. n]
- [2] 谭智勇. 大型民机飞控系统维护功能及 BIT 浅析 [C] // 中国航空学会. 2015 年第二届中国航空科学技术大会论文集, 2015 : 389 – 393.
- [3] 宋乐, 解庄, 王涛, 张健. 中央维护架构下的飞控系统 BIT 设计 [C] // 中国航空学会. 2015 年第二届中国航空科学技术大会论文集, 2015 : 626 – 630.
- [4] 石君友. 测试性设计分析与验证 [M]. 北京: 国防工业出版社, 2011.
- [5] 田仲, 石君友. 系统测试性设计分析与验证 [M]. 北京: 北京航空航天大学出版社, 2003.

作者简介

李海伟 男, 硕士, 工程师。主要研究方向: 民用飞机测试性、状态监控、故障诊断和健康管理研究工作; E-mail: lihaiwei@ comac. cc